

ミュー粒子は弱い相互作用によって約 $2.2\mu\text{s}$ の寿命で崩壊し電子を生成する。このミュー粒子の崩壊事象を捉え、その平均寿命を測定するためには数 ns、数十 ns の時間分解能を持つ時間計測器が必要である。本研究では FPGA (Field Programmable Gate Array) と呼ばれる、回路の書き換えが可能な LSI を使用する。この FPGA の最大動作周波数はおよそ数百 MHz であることから、要求される時間分解能を持つ TDC を設計することが可能である。そのなかでも今回は、50MHz のクロックジェネレータを搭載した FPGA 評価ボードを用いることで時間分解能 20ns/count の TDC の設計を行い、その性能を評価した。